

CLIPPEDIMAGE= JP402140749A

PAT-NO: JP402140749A

DOCUMENT-IDENTIFIER: JP 02140749 A

TITLE: FINE PATTERN FORMING METHOD

PUBN-DATE: May 30, 1990

INVENTOR-INFORMATION:

NAME

TOKUI (AKIRA)

ASSIGNEE-INFORMATION:

NAME

mitsubishi electric corp

COUNTRY

N/A

APPL-NO: JP63294991

APPL-DATE: November 22, 1988

INT-CL (IPC): G03F007/26;G03F007/11 ;G03F007/36 ;G03F007/38  
;H01L021/027  
;H01L021/302

ABSTRACT:

PURPOSE: To form a pattern having prescribed dimensions by dry development with oxygen plasma by selectively removing a silylated layer formed on the entire surface of a resist with high energy pulse.

CONSTITUTION: A semiconductor substrate 1 is coated with a resist 2. Polymethyl methacrylate (PMMA) as a methacrylate type resist is used as the resist 2. The resist 2 is irradiated with far UV in an atmosphere of an Si-contg. gas such as hexamethyldisilazane to form a silylated layer 3 on the entire surface of the resist 2 and the layer 3 is pulsatively irradiated with high energy beams 5 through a photomask 4. Since the PMMA or novolak type resist causes ablation, the layer 3 is selectively removed. Reactive ion etching is then carried out with oxygen plasma. The layer 3 is converted into a dry etching resistant SiO<sub>2</sub> film, etching proceeds in the region not

covered with the layer 3 and a positive type pattern is formed.

COPYRIGHT: (C)1990,JPO&Japio

⑬ Int. Cl.<sup>5</sup>G 03 F 7/26  
7/11  
7/36  
7/38  
H 01 L 21/027  
21/302

識別記号

5 0 1  
5 0 1

庁内整理番号

7124-2H  
7124-2H  
7124-2H  
7124-2H

⑭ 公開 平成2年(1990)5月30日

H  
J8223-5F  
8223-5F  
7376-5F

H 01 L 21/30

3 6 1 F

審査請求 未請求 請求項の数 1 (全4頁)

⑮ 発明の名称 微細パターン形成方法

⑯ 特 願 昭63-294991

⑰ 出 願 昭63(1988)11月22日

⑱ 発 明 者 徳 井 晶

兵庫県伊丹市瑞原4丁目1番地 三菱電機株式会社エル・  
エス・アイ研究所内

⑲ 出 願 人 三菱電機株式会社

東京都千代田区丸の内2丁目2番3号

⑳ 代 理 人 弁理士 早瀬 憲一

## 明 細 書

## 1. 発明の名称

微細パターン形成方法

## 2. 特許請求の範囲

1) 半導体基板上全面にレジスト膜を形成する  
工程と、

上記レジスト表面層全面をシリル化する工程と、

上記シリル化層に高エネルギービームをフォト  
マスクを介して選択的に照射し、上記シリル化層

を選択的に除去する工程と、

そののち酸素プラズマによる異方性エッチング  
を行う工程とを含む事の特徴とする微細パターン  
形成方法。

## 3. 発明の詳細な説明

〔産業上の利用分野〕

本発明は半導体製造プロセスにおける微細パタ  
ーン形成方法に関し、特にフォトリソグラフィ  
技術に関するものである。

〔従来の技術〕

第2図にシリル化層を用いた従来の微細パター

ン形成方法を示す。半導体基板1上に下層レジス  
ト2を塗布した後、パターニング層である上層レ  
ジスト3を塗布する。この時上層レジスト3と下  
層レジスト2のレジスト組成はそれぞれ異なるも  
のを使用する。本例では下層材2としてポリイミ  
ド、上層材3としてノボラック系レジストを用い  
た場合について述べる。塗布後の基板に対し、従  
来用いられているリソグラフィ技術により上層  
レジスト3にパターン形成を行う。次いで基板1をSiを含むガス、例えばヘキサ  
メチルジシラザンの雰囲気中にさらし遠紫外光(  
 $\lambda < 250 \text{ nm}$ )を照射すると、上層レジスト3  
の表面付近にのみシリル化層4a(Siが拡散さ  
れた領域)が形成される。シリル化層4a形成後  
の基板に対し、通常のO<sub>2</sub>プラズマ異方性エッチ  
ングを加える事により、シリル化層4aはO<sub>2</sub>と  
反応して耐ドライエッチ膜であるSiO<sub>2</sub>膜4b  
を形成し、下層材2は上記SiO<sub>2</sub>膜4bをマス  
ク材としてエッチングされ、所定の寸法を持つパ  
ターンが形成される。

上記例以外にも、シリル化によるパターン形成法としては第3図に示すようにレジスト材自身2の構造を特殊化し、即ちフォトマスク4を用いた紫外光照射により選択的にシリル化されやすい構造3aにした後、Si系ガス5中にさらして選択的シリル化層3bを形成し、その後O<sub>2</sub>プラズマ処理によりSiO<sub>2</sub>膜3cを形成し、これをマスク材としてレジスト2をエッチングする方法もある。

#### 〔発明が解決しようとする課題〕

第2図に示す従来の前者の方法では、パターン形成を2層レジスト法により行うため、工程数の増加と、上層、下層間の中間生成物の発生が問題となる。更に第3図に示す後者の方法では、1層のレジスト法ではあるが、現在用いられている一般的なノボラック系レジストでは選択的にシリル化することはできないという問題点があった。

本発明は上記問題点を解消するためになされたもので、従来用いられてきたレジスト材を用い、1層レジスト法により選択的シリル化を行う事の

できる微細パターン形成方法を得ることを目的とする。

#### 〔課題を解決するための手段〕

本発明にかかる微細パターン形成方法は、パターン形成以前にレジスト材全面にシリル化層を形成するとともに、このシリル化層に高エネルギービームにより照射し、そのうちパターン化されたシリル化層を用いて酸素プラズマ処理を行なうようにしたものである。

#### 〔作用〕

本発明における微細パターン形成方法では、レジスト全面に形成されたシリル化層を高エネルギービームによるフォトエッチングを用いて選択的に除去し、そのうちO<sub>2</sub>プラズマ処理を行なうから、所定の寸法をもつパターンをドライ現像により形成することができる。

#### 〔実施例〕

以下、本発明の一実施例を図について説明する。

第1図は本発明の一実施例による微細パターン形成方法を示し、以下本方法について説明する。

図において、半導体基板1にレジスト材2を塗布する。本例ではレジスト2として、メタクリレート系レジストであるPMMAを用いた例について述べる。PMMAはSi含有ガス、例えばヘキサメチルジシラザンの雰囲気中で250nm以下の遠紫外光を照射する事によりシリル化されることが知られている。塗布後の半導体基板に上記処理を行う事により、露光前にレジスト全面にシリル化層3を形成する(第1図b))。

この半導体基板に対し、フォトマスク4を介し、通常の縮小投影露光法により高エネルギービーム5をパルス状に照射する。PMMAやノボラック系レジストの一部は、強エネルギーパルス露光においてアブレーション(溶脱現象)を引き起こす。このアブレーションにより表層部に形成したシリル化層3を選択的に除去する(第1図c))。

ここで除去する厚さは、シリル化層の深さに応じて、高エネルギー5のパルス数及びパルスエネルギーによって制御する事が可能である。

本例では高エネルギービーム5としてK

rFエキシマレーザー( $\lambda$ : 248nm)を用い、パルスエネルギーは放電部への印加電圧で、パルス数は照射時間により制御する。

この後通常用いられる酸素プラズマRIE(Reactive Ion Etching)によりエッチングを行う。これによりシリル化層3はSiO<sub>2</sub>化し耐ドライエッチング膜となり、シリル化層が除去された領域はエッチングが進行し、ポジ型のパターンが形成される(第1図d))。

このような本実施例では、レジスト全面に形成したシリル化層を、高エネルギーパルスにて選択的に除去するようにしたため、従来用いられているレジストで一層レジスト法による選択シリル化が可能となり、かつ光源として遠紫外域のエキシマレーザーを用いているため、解像力を向上でき、精度のよいパターンを得ることができる。

なお、上記実施例ではレジストとしてメタクリレート系レジストであるPMMAを用いているが、シリル化層の形成が可能で、かつ高エネルギービームにて、アブレーションを起こすレジスト、即

チノバラック系レジスト、ビニールフェノール系レジスト等を用いてもよく、上記実施例と同様の効果を奏する。

更に上記実施例では高エネルギービームとしてKrFエキシマレーザーを用いているが、ArFエキシマレーザー( $\lambda: 193\text{nm}$ )、XeClエキシマレーザー( $\lambda: 308\text{nm}$ )等高出力のパルス発振可能な光源を用いてもよく、アブレーションを誘起する事により、上記実施例と同様の効果を得ることができる。

#### 〔発明の効果〕

以上のように本発明によれば、レジスト全面に形成したシリル化層を、高エネルギーパルスにて選択的に除去するようにしたため、従来用いられているレジストで一層レジスト法による選択的シリル化が可能となり、酸化プラズマ処理により所定の寸法をもつパターンをドライ現象により形成できる。しかも光源として遠紫外域のエキシマレーザーを用いているため、解像力を向上できる等の効果がある。

#### 4. 図面の簡単な説明

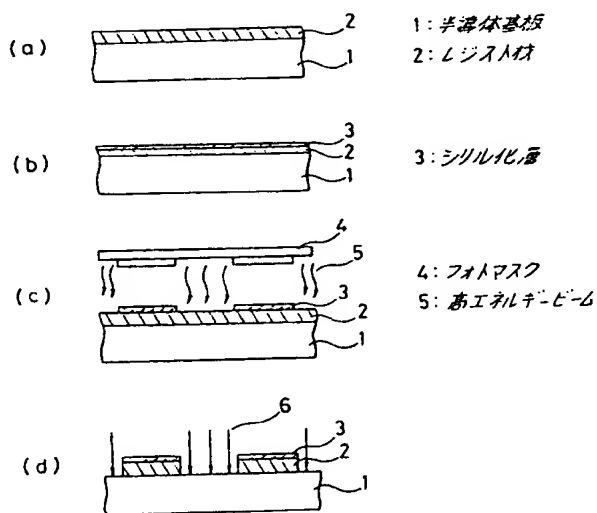
第1図は本発明の実施例による微細パターン形成方法を示す図、第2図及び第3図は従来の微細パターン形成方法を示す図である。

1…半導体基板、2…レジスト材、3…シリル化層、4…フォトマスク、5…高エネルギービーム。

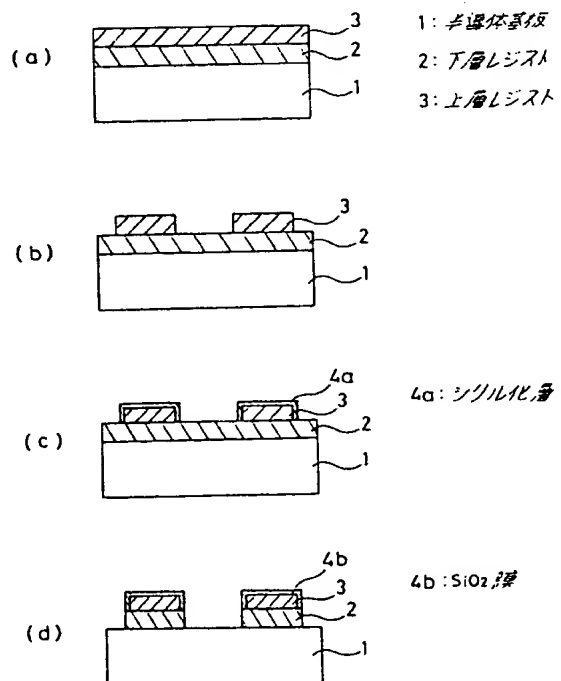
なお図中同一符号は同一又は相当部分を示す。

代理人 早瀬 憲一

第1図



第2図



第 3 図

